

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10056021 A

(43) Date of publication of application: 24.02.98

(51) Int. Cl

H01L 21/3213  
H01L 21/28  
H01L 21/3065  
H01L 21/768  
// H01L 27/108  
H01L 21/8242

(21) Application number: 08212229

(71) Applicant: NEC CORP

(22) Date of filing: 12.08.96

(72) Inventor: KOOTANI SHUICHI

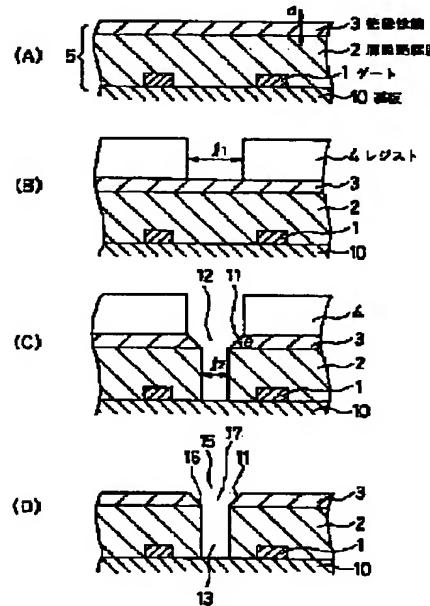
(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57) Abstract:

PROBLEM TO BE SOLVED: To suppress the increase of number of processes to a minimum and to provide a method with which a contact hole of  $0.35\mu\text{m}$  in caliber can be formed easily in a reliable and accurate manner.

SOLUTION: After formation of an insulative film 3, having the etching rate lower than the etching value of an interlayer insulating film 2, on the interlayer insulating film 2 to be formed on a semiconductor substrate or a conductive layer 10, the etching treatment part of the insulative film 3 is formed on an aperture part 12 having a tapered end part 11, and a contact hole 15 is formed by forming a main body part 13 by etching the interlayer insulating film 2 using the aperture part 12, where said end part is formed in taper shape, as a mask.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-56021

(43) 公開日 平成 10 年 (1998) 2 月 24 日

(51) Int. Cl.<sup>6</sup>  
H01L 21/3213  
21/28  
21/3065  
21/768  
// H01L 27/108

識別記号 庁内整理番号

F I  
H01L 21/88  
21/28  
21/302  
21/90

技術表示箇所  
C  
L  
M  
C  
A

審査請求 有 請求項の数 12 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平 8-212229  
(22) 出願日 平成 8 年 (1996) 8 月 12 日

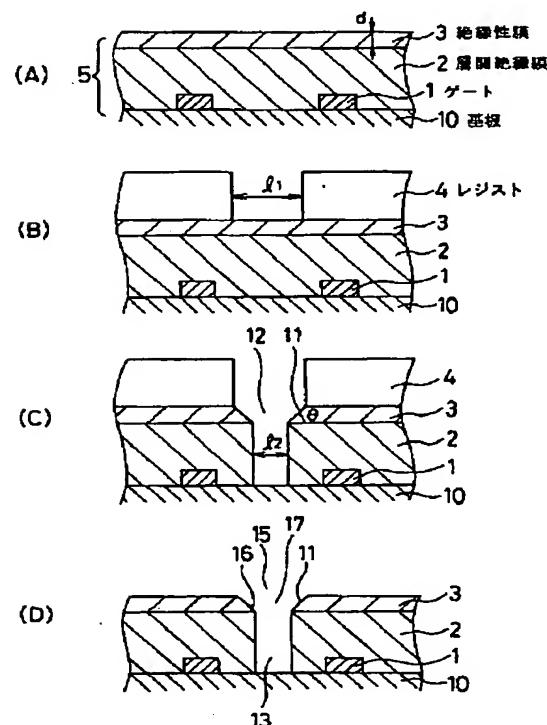
(71) 出願人 000004237  
日本電気株式会社  
東京都港区芝五丁目 7 番 1 号  
(72) 発明者 古尾谷 周一  
東京都港区芝五丁目 7 番 1 号 日本電気株  
式会社内  
(74) 代理人 弁理士 畑 泰之

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 工程数の増加を最小限に抑えると共に、信頼性のある口径が 0.35 μm 以下のコンタクトホールを容易に且つ正確に形成する方法を提供する。

【解決手段】 半導体基板又は適宜の導電層 10 上に形成される層間絶縁膜 2 上に、該層間絶縁膜 2 のエッティングレートの値よりも低いエッティングレートを有する絶縁性膜 3 を形成した後、該絶縁性膜 3 に、所定のエッティング処理を施して、該絶縁性膜 3 の被エッティング処理部をテーパ状端部 11 を有する開孔部 12 に形成し、当該端部がテーパ状に形成された開孔部 12 をマスクとして該層間絶縁膜 2 をエッティング処理して本体部 13 を形成する事によりコンタクトホール 15 を形成する半導体装置の製造方法。



## 【特許請求の範囲】

【請求項1】少なくとも、半導体基板上又は適宜の導電層上に形成された層間絶縁膜と該層間絶縁膜上に形成された、当該層間絶縁膜のエッチングレートの値よりも低いエッティングレートを有する絶縁性膜とから構成される積層体に設けられているコンタクトホールであって、該コンタクトホールは、当該層間絶縁膜を介して形成された細径形状の本体部分と、該絶縁性膜を介して形成された該細径形状の本体部分の1端部から該本体部分から離れる方向に末広がり状に形成されたテーパー状導入部とが組み合わされて構成されているコンタクトホールを有する半導体装置。

【請求項2】少なくとも、半導体基板上又は適宜の導電層上に、第1の層間絶縁膜と当該層間絶縁膜のエッティングレートの値よりも低いエッティングレートを有する絶縁性膜及び第2の層間絶縁膜とがこの順に積層されて形成された積層体に設けられているコンタクトホールであって、該コンタクトホールは、当該層間絶縁膜を介して形成された細径形状の本体部分と、該絶縁性膜を介して形成された該細径形状の本体部分の1端部から該本体部分から離れる方向に末広がり状に形成されたテーパー状導入部と、更には、該第2の層間絶縁膜を介して形成された、該テーパー状導入部の最大内径部端縁に接続され、前記細径形状の本体部分の内径よりも大なる内径を有する案内部とが組み合わされて構成されているコンタクトホールを有する半導体装置。

【請求項3】該層間絶縁膜は、BPSG膜、或いはプラズマSiO<sub>x</sub>から選択された一つで構成されている事を特徴とする請求項1又は2に記載の半導体装置。

【請求項4】該第2の層間絶縁膜は、第1の層間絶縁膜と同一材料で構成されるものである事を特徴とする請求項2記載の半導体装置。

【請求項5】該絶縁性膜は、HTO膜(高温酸化シリコン膜)或いは空化シリコン膜から選択された一つで構成されている事を特徴とする請求項1又は2に記載の半導体装置。

【請求項6】半導体基板又は適宜の導電層上に形成される層間絶縁膜上に、該層間絶縁膜のエッティングレートの値よりも低いエッティングレートを有する絶縁性膜を形成した後、該絶縁性膜に、所定のエッティング処理を施して、該絶縁性膜の被エッティング処理部をテーパー状端部を有する開孔部に形成し、当該端部がテーパー状に形成された開孔部をマスクとして該層間絶縁膜をエッティング処理して本体部を形成する事によりコンタクトホールを形成する事を特徴とする半導体装置の製造方法。

【請求項7】半導体基板又は適宜の導電層上に、第1の層間絶縁膜と当該層間絶縁膜のエッティングレートの値よりも低いエッティングレートを有する絶縁性膜及び第2の層間絶縁膜とがこの順に積層して積層体を形成した後、該第2の層間絶縁膜に、目標とするコンタクトホー

ルの本体部の内径よりも大なる内径を有する案内部をエッティングして形成すると共に、該絶縁性膜の被エッティング処理部をテーパー状端部を有する開孔部に形成し、当該端部がテーパー状に形成された開孔部をマスクとして該層間絶縁膜をエッティング処理してコンタクトホールを形成する事を特徴とする半導体装置の製造方法。

【請求項8】該層間絶縁膜は、BPSG膜、或いはプラズマSiO<sub>x</sub>から選択された一つで構成されている事を特徴とする請求項6又は7に記載の半導体装置の製造方法。

【請求項9】該第2の層間絶縁膜は、第1の層間絶縁膜と同一材料で構成されるものである事を特徴とする請求項7記載の半導体装置の製造方法。

【請求項10】該絶縁性膜は、HTO(高温酸化シリコン)膜或いは空化シリコン膜から選択された一つで構成されている事を特徴とする請求項6又は7に記載の半導体装置。

【請求項11】該コンタクトホールに於ける該本体部の内径は、該案内部の内径、該絶縁性膜の構成成分及び絶縁性膜の厚み等の要素により決定されるものである事を特徴とする請求項6乃至10の何れかに記載の半導体装置の製造方法。

【請求項12】アスペクト比を1.2以下に抑える様に各要素を設定する事を特徴とする請求項11記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関するものであり、更に詳しくは、微細なコンタクトホールを効率良く形成する事が出来る半導体装置の製造方法に関するものである。

## 【0002】

【従来の技術】従来から、半導体装置に設けるコンタクトホールを形成する方法に関しては多くの技術が開示されて来ている。特に、近年に於いては、半導体装置の高集積化に伴い、コンタクトホールの微細化が急速に進んでおり、係る微細な口径を有するコンタクトホールの製造技術の開発が注目されて来ている。

【0003】例えば、半導体記憶装置である16メガビットダイナミックランダムアクセスメモリーの16MbitDRAMではコンタクト径が0.5μm程度、又64MbitDRAMではコンタクト径が0.35μm程度、更には256MbitDRAMではコンタクト径が0.25μm程度と言う様に微細化されたコンタクトホールの開孔部が必要となっている。

【0004】従来のコンタクトホールの形成方法の一例を図4を参照して説明するならば、図4(A)に示される様に、シリコン基板10上のゲート1を覆う例えればBPSG膜からなる層間絶縁膜2からなる積層体に図4(B)で示す様に、レジスト3を塗布し、該レジスト3

を例えれば縮小投影型露光機（ステッパー）で露光したのち、有機溶剤で現像して、次いで図4（C）で示す様に、当該レジスト3をマスクにして該層間絶縁膜2を例えれば、フッ化炭素ガス単体若しくはフッ化炭素の混合ガス又はこれらのガスに不活性ガスを添加した混合ガスを用いたプラズマ発生装置により異法的にエッチングし、最後に図4（D）に示す様に、該レジスト3を例えばO<sub>2</sub>ガスを用いたプラズマ発生装置等により除去する事によって行われる。

【0005】又、例えれば特開平4-196315号公報に記載されている様な方法も知られており、係る方法に於いては、シリコン基板であるウェフ上の配線を覆うシリコン酸化膜上にポリシリコンを堆積し、レジストマスクを該ポリシリコン上に形成する。次に該ポリシリコン層をテーパー状にエッチングし、このテーパー部を利用してシリコン酸化膜を異方的にエッチングする。その後該レジストを例えばO<sub>2</sub>ガスを用いたプラズマ発生装置等により除去する事により微細なコンタクトホールを形成するものである。

#### 【0006】

【発明が解決しようとする課題】然しながら、上記した従来技術に於いては、以下の様な問題点が存在している。即ち、第1の問題点は、該コンタクトホールの開口径が図4（B）の工程で設定される口径1<sub>1</sub>により決定されてしまうので、微細なコンタクトホールの形成には、レジストを微細に露光現像する必要がある。

【0007】しかしながら、現在使用可能なステッパーの解像度は、使用する波長に制約されるものであり、例えば、既存のi線ステッパー（波長365nm）では、0.35μm以下のレジストパターンを形成する事は出来ない。又KrFエキシマレーザーステッパー（波長248nm）では、0.35μm程度のパターンを形成することは可能であるが、0.25μmのパターンの形成は困難であり、目的とするより微細な口径を有するコンタクトホールを形成することが困難で有った。

【0008】又、第2の問題点は、該コンタクトホールを形成後、例えはアルミニウム（Al）等の金属によって配線を形成する場合、ポリシリコン層が残っていると、該ポリシリコン層と該アルミニウム配線とが接触して不必要的導電部が形成されたり、リーク、ショート等の問題も発生するので、該アルミニウム配線のエッチング時に該ポリシリコンのエッチングステップが必要となることから、形状制御が困難となる事や、配線が高アスペクト化すると言った問題が発生する。

【0009】従って、該ポリシリコンを使用する係る従来例に於いては、該ポリシリコン層を除去する工程が必要であり、従って係るポリシリコン層の除去工程の追加による工程数の増加とそれに伴う生産コストの増加に加えて、係る工程の導入により、シリコン基板等の下地にダメージを与えると言う問題が有った。更に、図4に示

す従来の方法に於いては、当該コンタクトホールの開口面からその内径が微細に構成される為、配線の被覆性が低い場合、当該開口部での配線の段切れを生じ、オープン不良の原因となっていた。

【0010】本発明の目的は、上記した従来技術の欠点を改良し、工程数の増加を最小限に抑えると共に、信頼性のある口径が0.35μm以下のコンタクトホールを容易に且つ正確に形成する方法を提供するものである。

#### 【0011】

10 【課題を解決するための手段】本発明は上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。即ち、本発明に於ける第1の態様は、少なくとも、半導体基板上又は適宜の導電層上に形成された層間絶縁膜と該層間絶縁膜上に形成された、当該層間絶縁膜のエッチングレートの値よりも低いエッチングレートを有する絶縁性膜とから構成される積層体に設けられているコンタクトホールであって、該コンタクトホールは、当該層間絶縁膜を介して形成された細径形状の本体部分と、該絶縁性膜を介して形成された該細径形状の本体部分の1端部から該本体部分から離れる方向に末広がり状に形成されたテーパー状導入部とが組み合わされて構成されているコンタクトホールを有する半導体装置であり、又第2の態様としては、半導体基板又は適宜の導電層上に形成される層間絶縁膜上に、該層間絶縁膜のエッチングレートの値よりも低いエッチングレートを有する絶縁性膜を形成した後、該絶縁性膜に、所定のエッチング処理を施して、該絶縁性膜の被エッチング処理部をテーパ状端部を有する開孔部に形成し、当該端部がテーパ状に形成された開孔部をマスクとして該層間絶縁膜をエッチング処理して本体部を形成する事によりコンタクトホールを形成する半導体装置の製造方法である。

20 【0012】

【実施の形態】本発明に係る半導体装置及びその製造方法は、上記した様な技術構成を採用している事から、コンタクトホールのエッチング時に於いて、先ず層間絶縁膜のエッチングレートの値よりも低いエッチングレートを有する絶縁性膜が、テーパー状にエッチングされ、係るテーパー状にエッチングされた部分をマスクとして層間絶縁膜をエッチングするので、i線ステッパーを用いても0.35μm以下の口径を有する微細なコンタクトホールを容易に且つ正確に形成する事が可能となり、更にKrFエキシマレーザーステッパーを使用すれば、m）では、0.25μm以下の口径を有する微細なコンタクトホールも容易に形成する事が可能となる。

#### 【0013】

【実施例】以下に、本発明に係る半導体装置及びその製造方法の具体例を図1及び図2を参照しながら詳細に説明する。図1は、本発明に係る半導体装置の製造方法の50 1具体例の工程の手順を示す断面図である。

【0014】即ち、図1(A)～図1(D)は、本発明に係る半導体装置の製造方法の一具体例の構成に付いて示されており、半導体基板又は適宜の導電層10上に形成される層間絶縁膜2上に、該層間絶縁膜2のエッチングレートの値よりも低いエッチングレートを有する絶縁性膜3を形成した後、該絶縁性膜3に、所定のエッチング処理を施して、該絶縁性膜3の被エッチング処理部をテーパ状端部11を有する開孔部12に形成し、当該端部がテーパ状に形成された開孔部12をマスクとして該層間絶縁膜2をエッチング処理して本体部13を形成する事によりコンタクトホール15を形成する半導体装置の製造方法が示されている。

【0015】尚、図中1は、適宜に構成された配線部或いはゲート部を示す。即ち、本発明に於いて使用される該層間絶縁膜2としては、例えばポロン・リンを主体とするBPSG膜或いはプラズマSiO<sub>x</sub>膜等が使用されるものである。又、本発明に於ける特徴的事項は、該層間絶縁膜2上に形成される絶縁性膜3のエッチングレートの値を該層間絶縁膜2が有するエッチングレートの値よりも低い値となる様にする事にあり、その関係が満足しえる様な絶縁性を有する膜材料から選択する事になる。

【0016】本発明に於いて使用しえる該絶縁性膜の範囲を図3(A)及び(B)を参照しながら説明する。即ち、本願発明者は、種々の膜材料についてそのエッチングレートと当該膜材料がエッチングされた場合にその開口部端部に形成されるテーパー角度に付いて実験を行い検討した結果を図3(A)及び(B)に示す。

【0017】即ち、図3(A)及び(B)は、各種の膜材料に対して、フッ化炭素ガスプラズマによる同一条件による異方性エッチングを行った場合のエッチングレートと当該テーパー角度を示すものであり、係る実験結果から判断すると、該絶縁性膜のエッチングレートと該絶縁性膜に形成されるエッチング後の開口部端部のテーパー角度には相関関係がある事が判る。

【0018】つまり、図から明らかな様に、エッチングレートが低い程、該テーパー角度が小さくなっている事が判る。例えば、該層間絶縁膜として一般的なポロン・リンを主体とするBPSG膜では、エッチングレートが0.9μm/minであり、当該テーパー角度は略垂直の90°を示しているのに対し、同一の条件で空化シリコン膜(Si<sub>x</sub>N<sub>y</sub>)をエッチングした場合には、当該テーパー角度は略65度となり、そのエッチングレートは約0.6μm/minで有った。

【0019】又、絶縁性膜として、高温酸化シリコン膜(HTO膜)を使用して同一の条件でエッチングした場合には、当該テーパー角度は略77度となり、そのエッチングレートは約0.8μm/minで有った。一方、ポリシリコン膜を上記と同一条件でエッチングした場合には、当該テーパー角度は略40度となり、そのエッ

チングレートは約0.05μm/minで有った。

【0020】従って、微細なコンタクトホールの口径部をエッチング方法で形成するには、テーパー角度を出来るだけ小さくする事が望ましく、その点からすると上記ポリシリコン膜が適切ではあるが、上記した様に、当該ポリシリコン膜は絶縁性が無い事から本発明では使用出来ないので、上記したHTO膜(高温酸化シリコン膜)或いは空化シリコン膜(Si<sub>x</sub>N<sub>y</sub>)等を使用する事が望ましい。

【0021】本発明に於いては、係る絶縁性膜に形成される開口部のテーパー状端部を層間絶縁膜のエッチング用マスクとして使用する事により微細なコンタクトホールを形成する事が出来る。つまり、BPSG膜等からなる層間絶縁膜上にHTO膜(高温酸化シリコン膜)或いは空化シリコン膜(Si<sub>x</sub>N<sub>y</sub>)等を配置してエッチング操作を行なう様にしたので、該HTO膜或いは空化シリコン膜がコンタクトホール形成時にテーパー状となり、当初に設定するコンタクトホール用の開口部の口径に対して実際のコンタクトホールの口径を縮小できるので、コンタクトホールの微細化が可能となる。

【0022】更に、本発明に於いては、係るHTO膜或いは空化シリコン膜が何れも絶縁性を有するものである事から次工程に於いて配線形成時に除去する必要が無く、工程数の増加にはならないと言う利点がある。又、本発明に於いては、係る絶縁性膜3の膜厚を制御する事によって、該コンタクトホールの口径を適宜制御する事が可能である。

【0023】本発明に於いては、上記した方法により製造されたコンタクトホールは、例えば、少なくとも、半導体基板上又は適宜の導電層10上に形成された層間絶縁膜2と該層間絶縁膜2上に形成された、当該層間絶縁膜2のエッチングレートの値よりも低いエッチングレートを有する絶縁性膜3とから構成される積層体5に設けられているコンタクトホール15であって、該コンタクトホール15は、当該層間絶縁膜2を介して形成された細径形状の本体部分13と、該絶縁性膜3を介して形成された該細径形状の本体部分15の1端部16から該本体部分15から離れる方向に末広がり状に形成されたテーパー状部11を有する開孔部12からなる導入部17とが組み合わされた構成を有するものである。

【0024】尚、上記した本発明に係るコンタクトホール15は、必ずしもシリコン基板等の基板に直接的に形成されるものに限るものではなく、適宜の層間絶縁膜を介してその上下に更に形成される回路群、接続端子群とを接続する場合のコンタクトホールにも適用されるものである事は言うまでもない。次に、本発明に係る該半導体装置の製造方法の他の具体例を図2を参照して説明する。

【0025】図2は、本発明に係る半導体装置の製造方法の他の具体例の工程の手順を示す断面図である。即

ち、図2(A)～図2(D)は、本発明に係る半導体装置の製造方法の他の具体例の構成について示されており、半導体基板又は適宜の導電層10上に、第1の層間絶縁膜2と当該層間絶縁膜2のエッティングレートの値よりも低いエッティングレートを有する絶縁性膜3及び第2の層間絶縁膜20とをこの順に積層して積層体5を形成した後、該第2の層間絶縁膜20に、目標とするコンタクトホール15の本体部の内径よりも大なる内径を有する案内部21をエッティングして形成すると共に、該絶縁性膜3の被エッティング処理部をテーパ状端部11を有する開口部12に形成し、当該端部11がテーパ状に形成された開孔部12をマスクとして該第1の層間絶縁膜2をエッティング処理して本体部13を形成し、目的のコンタクトホール15を形成する半導体装置の製造方法が示されている。

【0026】即ち、本具体例に於いては、前記した具体例の応用として、層間絶縁膜の途中に該層間絶縁膜のエッティングレートの値よりも低い値のエッティングレートを持ったHTO膜或いは窒化シリコン膜等からなる絶縁性膜3を設け、当該絶縁性膜3をテーパー状にエッティングする事によって、微細な口径を有するコンタクトホールを形成するものである。

【0027】尚、図中1は、適宜に構成された配線部或いはゲート部を示す。本具体例に於いては、層間絶縁膜の中間部に絶縁性膜を配置しているので、形成されたコンタクトホール15の案内部21に当たる開口部は、相対的に広く形成されており、微細な口径が必要とされる部分のみが縮小されて形成されているので、以後の工程に於ける配線形成工程に於いて段切れ等によるオープン不良を防ぐ事が可能になる。

【0028】即ち、本発明に係る第2の具体例により形成されるコンタクトホールの形状としては、例えば、少なくとも、半導体基板上又は適宜の導電層10上に、第1の層間絶縁膜2と当該層間絶縁膜2のエッティングレートの値よりも低いエッティングレートを有する絶縁性膜3及び第2の層間絶縁膜20とがこの順に積層されて形成された積層体5に設けられているコンタクトホール15であって、該コンタクトホール15は、当該層間絶縁膜2を介して形成された細径形状の本体部分13と、該絶縁性膜3を介して形成された該細径形状の本体部分13の1端部から該本体部分13から離れる方向に末広がり状に形成されたテーパー状部分11を有する開口部12からなる導入部17と、更には、該第2の層間絶縁膜20を介して形成された、該テーパー状導入部17の最大内径部端縁22に接続され、前記細径形状の本体部分13の内径よりも大なる内径を有する案内部21とが組み合わされて構成されているものである。

【0029】本具体例に於いては、該第2の層間絶縁膜20は、第1の層間絶縁膜2と同一材料で構成されるものである事が望ましい。又、本発明に於いては、以下に

詳述する様に、該コンタクトホール15に於ける該本体部13の内径1<sub>1</sub>は、該案内部22の内径1<sub>2</sub>、該絶縁性膜3の構成成分及び絶縁性膜3の厚みd等の要素により決定されるものである。

【0030】本発明に於いては、上記の構成によって、アスペクト比を1.2以下に抑える様に各要素を設定する事が出来るので、従来の微細な口径を有するコンタクトホールに於いて配線との接続不良、配線の断線等による不良品の発生を効果的に抑える事が可能となる。以下に本発明に係る第1の具体例に於ける半導体装置の製造方法に付いての詳細な実施例を図1を参照しながら説明する。

【0031】図1に於いて、図1(A)に示す様に、例えばシリコン基板10であるウェハー上の配線、例えばゲート1を被覆するBPSG膜2の上に窒化シリコン膜3を堆積する。次に図1(B)に示す様に、レジスト4を該窒化シリコン膜3の上に形成しそれを適當なマスクを用いて露光し現像する。その後図1(C)に示す様に、該窒化シリコン膜3及びBPSG膜2をフッ化炭素ガスプラズマを用いて、両者を同一の条件でエッティングする。

【0032】その後図1(D)に示す様に、該レジスト4をO<sub>2</sub>ガスプラズマ等を使用して除去し、目標とするコンタクトホール15を完成させる。ここで、目標とするコンタクトホール15の口径1<sub>1</sub>はエッティング条件及び窒化シリコン膜3の膜厚dとに依存する。即ち、当該レジスト4に開口される開口部の開口径1<sub>1</sub>、窒化シリコン膜3の膜厚をd、テーパー角度をθとすると、目標とするコンタクトホール15の口径は、以下の式で表される。

【0033】 $l_1 = l_2 - 2 \times d / \tan \theta$   
例えば、 $l_2 = 0.5 \mu\text{m}$ の場合、コンタクトホールの目標口径 $l_1$ を、 $l_2 = 0.35 \mu\text{m}$ とした場合、従来一般的に使用されている平衡平板型のエッティング装置を使用してエッティング条件を圧力250mTorr、エッティングガスとしてCF<sub>4</sub>/CHF<sub>3</sub>/Ar=30/40/100sccmを使用し、高周波電源電力=1500W、電極間隔=0.95cm、上部電極温度=40°C、下部電極=-25°Cとすると該窒化シリコン膜のテーパー角度θは65度となるので、当該窒化シリコン膜の膜厚dは $d = 0.16 \mu\text{m}$ とすれば良い事が判る。

【0034】又、窒化シリコン膜の代わりにHTO膜を用いた場合には、上記の条件で、当該HTO膜のテーパー角度が77度となるので、該HTO膜の膜厚dは、 $d = 0.32 \mu\text{m}$ とすれば良い事が判る。本発明に於いては、該窒化シリコン膜やHTO膜は絶縁性の為、後工程で除去する必要がなくそのための除去工程は必要がない。

【0035】又、本発明に係る第2の具体例に付いて図2を参照しながら詳細に説明するならば、図2(A)に

於いて、例えばシリコン基板 10 であるウェハー上の配線、例えばゲート 1 を被覆する BPSG 膜 2 の上に窒化シリコン膜 3 を堆積し、更にその上に第 2 の BPSG 膜 20 を堆積する。次に図 2 (B) に示す様に、レジスト 4 を該 BPSG 膜 20 の上に形成しそれを適当なマスクを用いて露光し現像する。その後図 2 (C) に示す様に、該第 2 の BPSG 膜 20、窒化シリコン膜 3 及び BPSG 膜 2 をフッ化炭素ガスプラズマを用いて、それぞれの膜を同一の条件でエッチングする。

【0036】その後図 2 (D) に示す様に、該レジスト 4 を O<sub>2</sub> ガスプラズマ等を使用して除去し、目標とするコンタクトホール 15 を完成させる。ここで、目標とするコンタクトホール 15 の口径  $l_1$  は、本発明に係る具体例 1 の場合と同様に、エッチング条件及び窒化シリコン膜 3 の膜厚  $d$  とに依存する。

【0037】又、目標とするコンタクトホール 15 の口径も、上記した式で表される。従って、上記した具体例と同様に、例えば、 $l_1 = 0.5 \mu\text{m}$  の場合、コンタクトホールの目標口径  $l_1$  を、 $l_1 = 0.35 \mu\text{m}$ とした場合、平衡平板型のエッチング装置を使用してエッチング条件を圧力 250 mTorr、エッチングガスとして CF<sub>4</sub> / CHF<sub>3</sub> / Ar = 30 / 40 / 100 sccm を使用し、高周波電源電力 = 1500 W、電極間隔 = 0.95 cm、上部電極温度 = 40 °C、下部電極 = -25 °C とすると該窒化シリコン膜のテーパー角度  $\theta$  は 65 度となるので、当該窒化シリコン膜の膜厚  $d$  は  $d = 0.16 \mu\text{m}$  とすれば良い事が判る。

【0038】又、窒化シリコン膜の代わりに HTO 膜を用いた場合には、上記の条件で、当該 HTO 膜のテーパー角度が 77 度となるので、該 HTO 膜の膜厚  $d$  は、 $d = 0.32 \mu\text{m}$  とすれば良い事が判る。本具体例に於いては、目的のコンタクト径が得られるだけでなく、開口面は広く維持されたままで形成が可能な為、次工程での配線形成時に段切れによるオープン不良を防ぐ事が可能となる。

【0039】例えば、 $0.35 \mu\text{m}$  のコンタクトホール径を 6000 Å の深さで形成する場合、従来の方法で形成されたコンタクトホールに於けるアスペクト比（深さ／開口径）は 1.7 となるのに対し、本発明により形成されたコンタクトホールに於けるアスペクト比は 1.2 となり、配線の被覆性は 1.4 倍向上する事になる。

【0040】

【発明の効果】以上説明した様に、本発明に係る半導体装置及びその製造方法に於いては、層間絶縁膜上若しくは層間絶縁膜の途中に、該層間絶縁膜のエッチングレートよりも低いエッチングレートを持つ絶縁性膜を設ける事によって、該絶縁性膜をエッチングした際に当該絶縁性膜がテーパー状に開口されるので、該テーパー状の開口部をマスクとして使用して当該絶縁性膜の下部にある層間絶縁膜をエッチングする事によって、口径が  $0.35 \mu\text{m}$  以下の微細な口径を有するコンタクトホールを容易に形成する事が可能となる。

【0041】又、かかる絶縁性膜を層間絶縁膜の途中に設ける場合には、当該開口部が広く配線剤の被覆性が向上する事により、段切れによるオープン不良の発生が防止出来るので、コンタクトの信頼性は 40 % 以上向上すると言う効果も有る。

#### 【図面の簡単な説明】

【図 1】図 1 (A) ~ (D) は、本発明に係る半導体装置の製造方法の 1 具体例の工程手順を示す断面図である。

【図 2】図 2 (A) ~ (D) は、本発明に係る半導体装置の製造方法の他の具体例の工程手順を示す断面図である。

【図 3】図 3 (A) ~ (B) は、絶縁性膜のエッチングレートとテーパー角度の相関関係を示すグラフである。

【図 4】図 4 は、従来の半導体装置の製造方法に於ける工程手順を示す断面図である。

#### 【符号の説明】

1 … ゲート

2 … 層間絶縁膜、BPSG 膜

3 … 絶縁性膜、窒化シリコン膜、HTO 膜

4 … レジスト

5 … 積層体

10 … シリコン基板

11 … テーパー部

12 … 開口部

13 … 本体部

15 … コンタクトホール

16 … コンタクトホールの端部

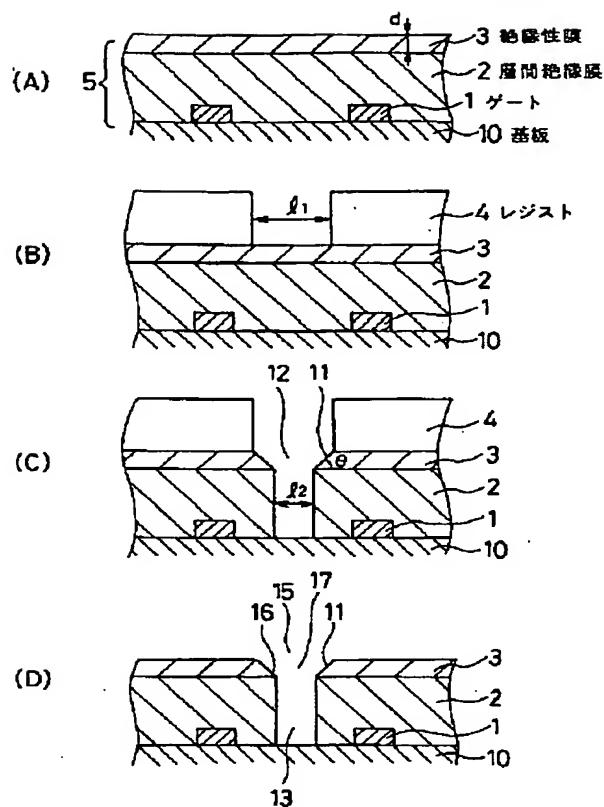
17 … 導入部

40 … 第 2 の層間絶縁膜

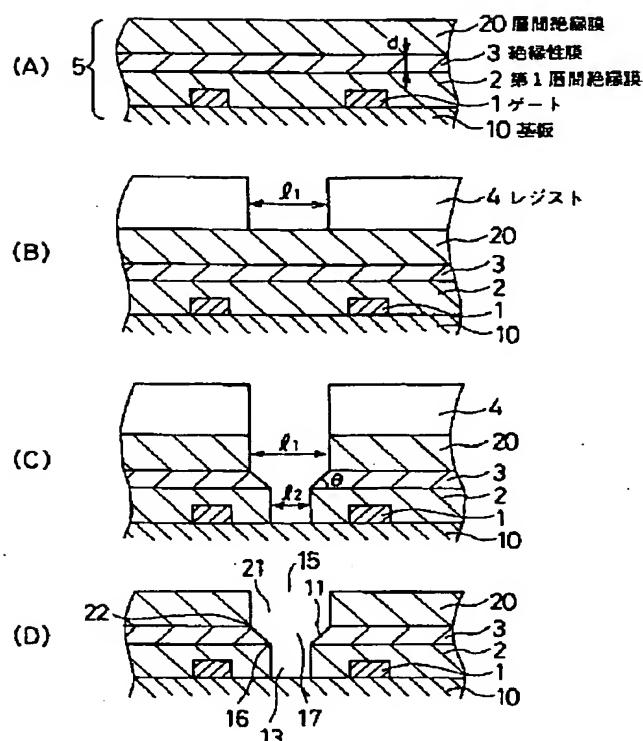
21 … 案内部

22 … 案内部端部

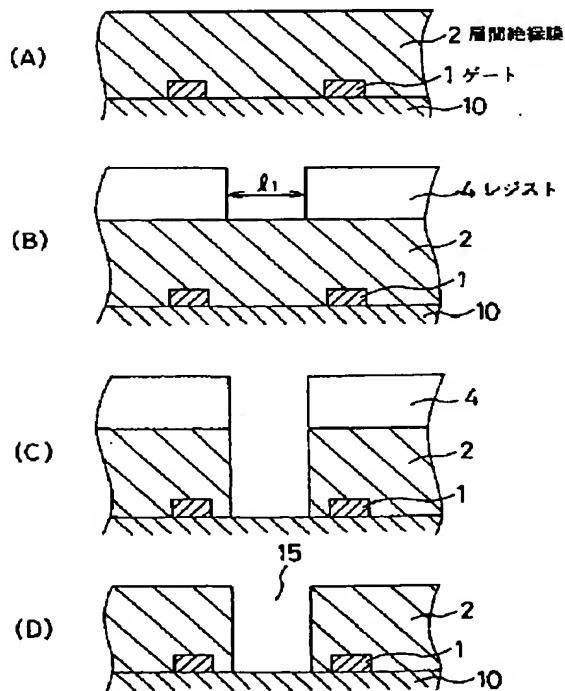
【図 1】



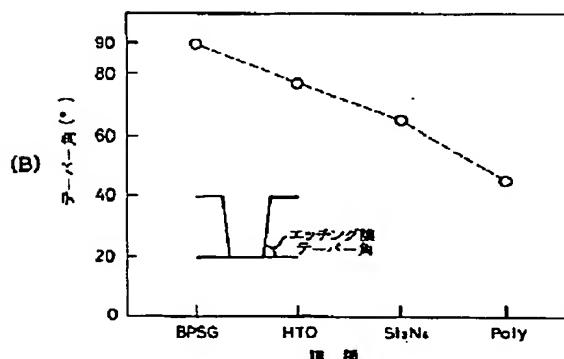
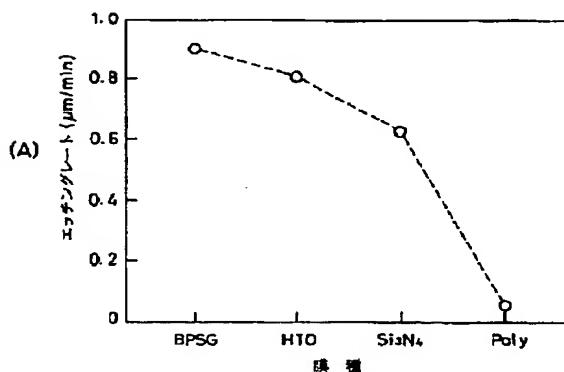
【図 2】



【図 4】



【図 3】



フロントページの続き

(51) Int. Cl.<sup>6</sup>

21/8242

識別記号

庁内整理番号

F I

27/10

681

B

技術表示箇所